



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07154734 A**

(43) Date of publication of application: 16 . 06 . 95

(51) Int. Cl. **H04N 5/907**
H04N 5/91
H04N 5/92

(21) Application number: 05298170

(22) Date of filing: 29 . 11 . 93

(71) Applicant: **RICOH CO LTD**

(72) Inventor: FUKUOKA HIROKI
MANABE KATSUHIKO

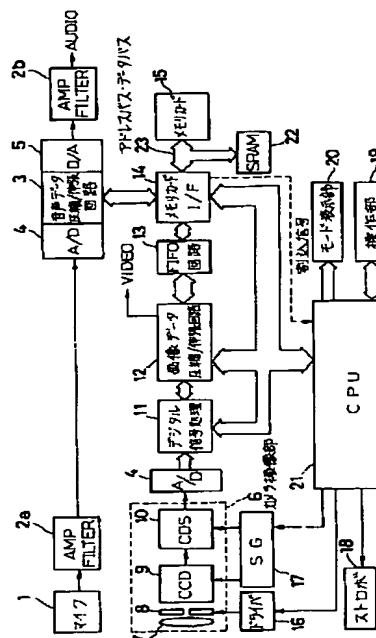
(54) ELECTRONIC STILL CAMERA

(57) Abstract:

PURPOSE: To record and reproduce animation images and sounds in real time and further to prevent memory capacity from increasing.

CONSTITUTION: Image data obtained by a camera image pickup part 6 are transmitted to an image data compression/extension circuit 12 and encoded, further, the encoded image data are recorded in a FIFO circuit 13, DMA transferred to a memory card 15 and recorded by a DMA controller inside a memory card I/F 14. At the time of reproducing, the DMA transfer of image data is performed oppositely to this transfer. Thus, data transfer time can be shortened.

COPYRIGHT: (C)1995,JPO



(11)特許出願公開番号

特開平7-154734

(43)公開日 平成7年(1995)6月16日

(51)Int.Cl. ⁸	識別記号	弁内整理番号	F I	技術表示箇所	
H 0 4 N	5/907	B	7734-5C		
	5/91				
	5/92				
		7734-5C	H 0 4 N	5/ 91	J
		7734-5C		5/ 92	H
審査請求 未請求 請求項の数16 O L (全 9 頁) 最終頁に続く					

(21)出願番号 特願平5-298170

(22)出願日 平成5年(1993)11月29日

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込 1 丁目 3 番 6 号

(72) 発明者 福岡 宏樹

東京都大田区中馬込1丁目3番6号 株式
会社リコー内

(72)発明者 真鍋 克彦

東京都大田区中馬込1丁目3番6号 株式会社リコー内

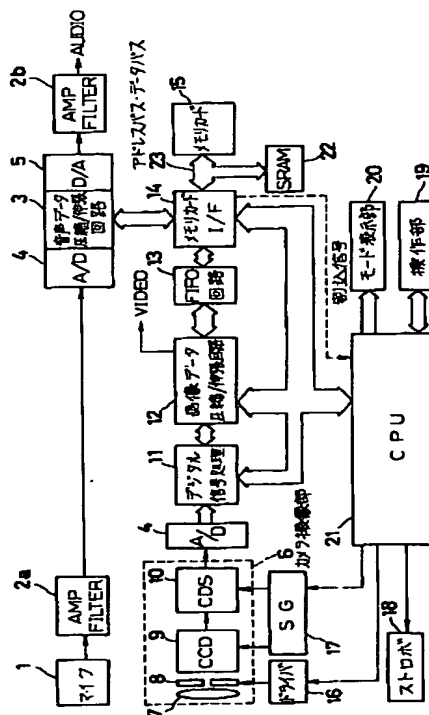
(74) 代理人 弁理士 武田 元敏

(54) 【発明の名称】 電子スチルカメラ

(57) 【要約】

【目的】 リアルタイムに動画像と音声を記録，再生でき、しかもメモリ容量を増大させない。

【構成】 カメラ撮像部6で得られた画像データを、画像データ圧縮／伸張回路12へ送って符号化し、さらに符号化された画像データを、FIFO回路13に記録し、メモリカードI/F14内のDMAコントローラによりメモリカード15へDMA転送して記録する。再生時には前記と逆の方向の画像データのDMA転送を行う。



【特許請求の範囲】

【請求項1】 被写体を撮像して画像データを出力する撮影手段と、画像データを符号化する画像データ符号化手段と、符号化された画像データをメモ리카ードに記録する手段と、音声を電気信号に変換する手段と、電気信号に変換された音声データを符号化する音声データ符号化手段と、符号化された音声データをメモ리카ードに記録する手段と、各手段を制御する制御手段とを備えた電子スチルカメラにおいて、前記画像データ符号化手段からの符号化された画像データをFIFO(ファースト・イン・ファースト・アウト)メモリに一旦記録する手段と、FIFOメモリ内のデータを前記メモ리카ードへDMA(ダイレクト・メモリ・アクセス)転送する手段と、メモ리카ードから符号化された画像データをFIFOメモリへDMA転送する手段と、FIFOメモリから画像データ復号化手段へデータを読み出す手段とを備えたことを特徴とする電子スチルカメラ。

【請求項2】 前記FIFOメモリ内のデータのDMA転送を垂直ブランキング期間以外に実行することを特徴とする請求項1記載の電子スチルカメラ。

【請求項3】 前記FIFOメモリの容量を1フィールド期間または1フレーム期間の画像符号化データの整数倍に設定したことを特徴とする請求項1記載の電子スチルカメラ。

【請求項4】 前記DMA転送する手段から所定データ数のDMA転送完了に係る割込信号を前記制御手段へ出力することを特徴とする請求項1記載の電子スチルカメラ。

【請求項5】 被写体を撮像して画像データを出力する撮影手段と、画像データを符号化する画像データ符号化手段と、符号化された画像データをメモ리카ードに記録する手段と、音声を電気信号に変換する手段と、電気信号に変換された音声データを符号化する音声データ符号化手段と、符号化された音声データをメモ리카ードに記録する手段と、各手段を制御する制御手段とを備えた電子スチルカメラにおいて、前記音声データ符号化手段からの符号化された音声データをFIFOメモリに一旦記録する手段と、FIFOメモリ内のデータを前記メモ리카ードへDMA転送する手段と、メモ리카ードから符号化された音声データをFIFOメモリへDMA転送する手段と、FIFOメモリから画像データ復号化手段へデータを読み出す手段とを備えたことを特徴とする電子スチルカメラ。

【請求項6】 前記FIFOメモリ内のデータのDMA転送を垂直ブランキング期間に実行することを特徴とする請求項5記載の電子スチルカメラ。

【請求項7】 前記FIFOメモリの容量を1フィールド期間または1フレーム期間の音声符号化データに対応する容量にしたことを特徴とする請求項5記載の電子スチルカメラ。

【請求項8】 前記DMA転送する手段から所定データ数のDMA転送完了に係る割込信号を前記制御手段へ出力することを特徴とする請求項5記載の電子スチルカメラ。

【請求項9】 被写体を撮像して画像データを出力する撮影手段と、画像データを符号化する画像データ符号化手段と、符号化された画像データをメモ리카ードに記録する手段と、音声を電気信号に変換する手段と、電気信号に変換された音声データを符号化する音声データ符号化手段と、符号化された音声データをメモ리카ードに記録する手段と、各手段を制御する制御手段とを備えた電子スチルカメラにおいて、ワークエリアとして使用するメモリ手段のアドレスバスおよびデータバスと、メモ리카ードとのインタフェースをとるインタフェースのアドレスバスおよびデータバスとを共通にしたことを特徴とする電子スチルカメラ。

【請求項10】 前記共通のアドレスバスおよびデータバスの制御において、一方を読取用とし他方を書込用として制御信号を同時に出力可能にしたことを特徴とする請求項9記載の電子スチルカメラ。

【請求項11】 被写体を撮像して画像データを出力する撮影手段と、画像データを符号化する画像データ符号化手段と、符号化された画像データをメモ리카ードに記録する手段と、音声を電気信号に変換する手段と、電気信号に変換された音声データを符号化する音声データ符号化手段と、符号化された音声データをメモ리카ードに記録する手段と、各手段を制御する制御手段とを備えた電子スチルカメラにおいて、前記メモ리카ードの挿抜検出信号またはメモ리카ードのビジー信号またはメモ리카ードの電池の電圧低下信号を検出する手段から、それらの信号に係る割込信号を前記制御手段へ出力することを特徴とする電子スチルカメラ。

【請求項12】 被写体を撮像して画像データを出力する撮影手段と、画像データを符号化する画像データ符号化手段と、符号化された画像データをメモ리카ードに記録する手段と、音声を電気信号に変換する手段と、電気信号に変換された音声データを符号化する音声データ符号化手段と、符号化された音声データをメモ리카ードに記録する手段と、各手段を制御する制御手段とを備えた電子スチルカメラにおいて、前記記録媒体へのデータのDMA転送状態で、メモ리카ードからウェイト信号が出力されたときにDMA転送用のメモリ制御信号のパルス幅を前記ウェイト信号が出力されている期間だけ延長し、さらに非DMA転送状態で、前記制御信号へウェイト信号を出力する手段を備えたことを特徴とする電子スチルカメラ。

【請求項13】 被写体を撮像して画像データを出力する撮影手段と、画像データを符号化する画像データ符号化手段と、符号化された画像データをメモ리카ードに記録する手段と、音声を電気信号に変換する手段と、電気

信号に変換された音声データを符号化する音声データ符号化手段と、符号化された音声データをメモリカードに記録する手段と、各手段を制御する制御手段とを備えた電子スチルカメラにおいて、前記制御手段からみたFIFOメモリあるいはワークメモリをアクセスする読み取り、書き込み共通レジスタを備え、さらにこれらのレジスタを連続したアドレスに設置したことを特徴とする電子スチルカメラ。

【請求項14】 被写体を撮像して画像データを出力する撮影手段と、画像データを符号化する画像データ符号化手段と、符号化された画像データをメモリカードに記録する手段と、音声電気信号に変換する手段と、電気信号に変換された音声データを符号化する音声データ符号化手段と、符号化された音声データをメモリカードに記録する手段と、各手段を制御する制御手段とを備えた電子スチルカメラにおいて、前記メモリカードに対するデータ転送の際、16ビットデータの上位バイトと下位バイトとを交換して転送する手段を備え、さらにこの手段を使用するか否かを前記制御手段によって選択可能にしたことを特徴とする電子スチルカメラ。

【請求項15】 被写体を撮像して画像データを出力する撮影手段と、画像データを符号化する画像データ符号化手段と、符号化された画像データをメモリカードに記録する手段と、音声電気信号に変換する手段と、電気信号に変換された音声データを符号化する音声データ符号化手段と、符号化された音声データをメモリカードに記録する手段と、各手段を制御する制御手段とを備えた電子スチルカメラにおいて、前記メモリカードへ出力するアドレスデータを格納するレジスタを備え、さらにこのレジスタ内容を転送データ数インクリメントするか否かを前記制御手段によって選択可能にしたことを特徴とする電子スチルカメラ。

【請求項16】 被写体を撮像して画像データを出力する撮影手段と、画像データを符号化する画像データ符号化手段と、符号化された画像データをメモリカードに記録する手段と、音声電気信号に変換する手段と、電気信号に変換された音声データを符号化する音声データ符号化手段と、符号化された音声データをメモリカードに記録する手段と、各手段を制御する制御手段とを備えた電子スチルカメラにおいて、前記メモリカードへ出力する複数の電源を制御するレジスタを備え、さらにこのレジスタ内容を、メモリカードの種類とメモリカードの制御モードとに基づいて、前記制御手段によって設定可能にしたことを特徴とする電子スチルカメラ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、撮影画像に係る画像データおよび音声データを符号化、復号化して記録媒体で記録、再生できる電子スチルカメラに関する。

【0002】

【従来の技術】 特開平2-280484号公報の映像および音声の記録・再生可能なカメラに示されているように、連写モードを設定して連写を行っている間の音声を音声メモリに記憶し、記憶した音声を連写した映像に対応させて記録媒体に記録し、連写した映像と連写中の音声を同時に再生することにより、再生に際して撮影時の雰囲気をも十分に再現可能にした電子スチルカメラが知られている。

【0003】 前記電子スチルカメラでは、高速に連続撮影することにより動画のような再生画像が得られる。例えば、NTSC信号の場合、フィールド画像を1/60秒ごとに記録し再生すれば、NTSC信号が得られることになる。このように画像を記録する場合には、音声データが画像データに同期して記録媒体に記録するための対策が必要である。

【0004】 電子スチルカメラに使用される記録媒体はメモリカードの形式をとる。このメモリカードの記憶領域は、複数種類の画像サイズの画像を効率よく記憶するように所定の記憶容量を有する複数の記憶単位に分割されている。

【0005】 電子スチルカメラに使用される前記メモリカードへのデータの記録／再生を高速化するため、特開平3-187690号公報の画像記録および再生装置では、メモリカードに対して画像データの書き込みまたは読み出しを行うべき複数の記憶単位がすべて連続する場合には、CPU(中央演算処理部)が最初の記憶単位の先頭アドレスを指定した後、アドレスの指定は、前記メモリカード内に設けられたアドレスレジスタにより逐次前記先頭アドレスをインクリメントして行い、CPUがアドレス発生器およびデータカウンタの動作を停止させることにより、通常行われる記憶単位の切替処理が省略されることになり、画像データの書き込みまたは読み出しを行うべき複数の記憶単位がすべて連続する場合における画像データの書き込みまたは読み出しを高速で行うことが可能になる。

【0006】

【発明が解決しようとする課題】 前記画像記録および再生装置では、メモリカードにファイルとして画像データを記録再生する場合、CPUがソフトウェア的に読み取り、書き込みをする必要があつて処理時間が長くなり、リアルタイムに動画画像を記録、再生できないという問題がある。

【0007】 本発明の目的は、リアルタイムに動画画像と音声とを記録、再生でき、しかもメモリ容量を増大させることのない電子スチルカメラを提供することにある。

【0008】

【課題を解決するための手段】 前記目的を達成するため、本発明は、被写体を撮像して画像データを出力する撮影手段と、画像データを符号化する画像データ符号化手段と、符号化された画像データをメモリカードに記録

する手段と、音声を電気信号に変換する手段と、電気信号に変換された音声データを符号化する音声データ符号化手段と、符号化された音声データをメモリカードに記録する手段と、各手段を制御する制御手段とを備えた電子スチルカメラにおいて、前記画像データ符号化手段からの符号化された画像データをFIFOメモリに一旦記録する手段と、FIFOメモリ内のデータを前記メモリカードへDMA転送する手段と、メモリカードから符号化された画像データをFIFOメモリへDMA転送する手段と、FIFOメモリから画像データ復号化手段へデータを読み出す手段とを備えたことを特徴とする。

【0009】さらに前記FIFOメモリ内のデータのDMA転送を垂直ブランキング期間以外に実行することを特徴とする。

【0010】さらに前記FIFOメモリの容量を1フィールド期間または1フレーム期間の画像符号化データの整数倍に設定したことを特徴とする。

【0011】さらに前記DMA転送する手段から所定データ数のDMA転送完了に係る割込信号を前記制御手段へ出力することを特徴とする。

【0012】また前記電子スチルカメラにおいて、音声データ符号化手段からの符号化された音声データをFIFOメモリに一旦記録する手段と、FIFOメモリ内のデータを前記メモリカードへDMA転送する手段と、メモリカードから符号化された音声データをFIFOメモリへDMA転送する手段と、FIFOメモリから画像データ復号化手段へデータを読み出す手段とを備えたことを特徴とする。

【0013】さらに前記FIFOメモリ内のデータのDMA転送を垂直ブランキング期間に実行することを特徴とする。

【0014】さらに前記FIFOメモリの容量を1フィールド期間または1フレーム期間の音声符号化データに対応する容量にしたことを特徴とする。

【0015】さらに前記DMA転送する手段から所定データ数のDMA転送完了に係る割込信号を前記制御手段へ出力することを特徴とする。

【0016】また前記電子スチルカメラにおいて、ワークエリアとして使用するメモリ手段のアドレスバスおよびデータバスと、メモリカードとのインタフェースをとるインタフェースのアドレスバスおよびデータバスとを共通にしたことを特徴とする。

【0017】さらに前記共通のアドレスバスおよびデータバスの制御において、一方を読取用とし他方を書込用として制御信号を同時に出力可能にしたことを特徴とする。

【0018】また電子スチルカメラにおいて、メモリカードの挿抜検出信号またはメモリカードのビジー信号またはメモリカードの電池の電圧低下信号を検出する手段から、それらの信号に係る割込信号を制御手段へ出力す

ることを特徴とする。

【0019】また電子スチルカメラにおいて、記録媒体へのデータのDMA転送状態で、メモリカードからウェイト(WAIT)信号が出力されたときにDMA転送用のメモリ制御信号のパルス幅を前記ウェイト信号が出力されている期間だけ延長し、さらに非DMA転送状態で、制御信号へウェイト信号を出力する手段を備えたことを特徴とする。

【0020】また前記電子スチルカメラにおいて、制御手段からみたFIFOメモリあるいはワークメモリをアクセスする読み取り、書き込み共通レジスタを備え、さらにこれらのレジスタを連続したアドレスに設置したことを特徴とする。

【0021】また前記電子スチルカメラにおいて、メモリカードに対するデータ転送の際、16ビットデータの上位バイトと下位バイトとを交換して転送する手段を備え、さらにこの手段を使用するか否かを制御手段によって選択可能にしたことを特徴とする。

【0022】またメモリカードへ出力するアドレスデータを格納するレジスタを備え、さらにこのレジスタ内容を転送データ数インクリメントするか否かを制御手段によって選択可能にしたことを特徴とする。

【0023】また前記電子スチルカメラにおいて、メモリカードへ出力する複数の電源を制御するレジスタを備え、さらにこのレジスタ内容を、メモリカードの種類とメモリカードの制御モードとに基づいて、制御手段によって設定可能にしたことを特徴とする。

【0024】

【作用】前記構成の電子スチルカメラでは、メモリカードに対してソフトウェア的に画像データ、音声データの記録、再生を行うものに比べて、FIFOメモリとDMA転送する手段でメモリカードに対して画像データ、音声データの記録、再生を行うことで、データ転送時間が短縮され、リアルタイムに動画像、音声の記録、再生がなされる。

【0025】前記FIFOメモリ内のデータのDMA転送を垂直ブランキング期間以外に行い、垂直ブランキング期間に音声データのDMA転送を行うことで、フィールドごとのファイル管理が容易になる。

【0026】前記画像用FIFOメモリに、1フィールド期間または1フレーム期間の画像符号化データの整数倍の容量を持たせることで、1フィールドまたは1フレームごとにファイルにする場合の処理が容易になり、書込速度の遅いメモリカードでも連続画像記録が行える。しかもFIFOメモリ容量を必要以上に大きくすることもない。

【0027】また音声用FIFOメモリに、1フィールド期間または1フレーム期間の音声符号化データに対応する容量を持たせることで、FIFOメモリ容量が適正な値となる。

【0028】また画像あるいは音声に係る所定データ数のDMA転送完了を、カメラの各手段を制御する制御手段へ割込信号を用いて知らせることで、DMA転送中に他のカメラ制御処理が可能になる。

【0029】またワークエリアとして使用するSRAM等のメモリのアドレスバス、データバスを、メモリカードI/Fのアドレスバス、データバスと共通にしているので制御ICのピン数を少なくできる。

【0030】また前記の共通アドレスバス、データバス制御において、一方をリード(読取)、他方をライト(書込)として制御信号を同時に出力するので、1アクセスタイムで転送可能になり、高速にワークメモリとメモリカード間でのデータ転送が可能になる。

【0031】またメモリカードの挿抜検出信号、メモリカードのビジー信号、メモリカードの電池の電圧低下信号検出時、制御手段へ割込信号を用いて知らせるので、制御手段はポーリング処理の必要がなくなり他の処理に専念できる。また障害発生時の対策処理を敏速に行えるので、メモリカード内データの破壊等の不具合発生の確率が低下する。

【0032】またDMA転送モードの場合、メモリカードからウェイト信号が出力されたときには、DMA転送用の各メモリ制御信号を、ウェイト信号が出力されている期間、パルス幅を延長するので遅いデバイスを搭載したメモリカードへのデータ転送を正常に行える。またDMA転送モードでない場合、制御手段へウェイト信号として出力するので、制御手段がメモリカードのデータを直接アクセスする場合においても、正常にアクセスすることになる。

【0033】また制御手段からみた各種FIFOメモリ、ワークメモリをアクセスするリード・ライト共通レジスタを備えることで、制御手段からこれらのメモリにアクセスする場合、アドレス増減作業がなくなり、プログラム容量が削減できると同時に、高速アクセスが可能となる。しかも、これらのレジスタを連続したアドレスに設置することで、アドレス・インクリメント命令のみで各メモリ間のデータアクセスが可能となる。

【0034】またメモリカードとカメラ制御部との間でデータ転送する場合に、16ビットデータの上位バイトと下位バイトとを交換して転送する手段を備えることで、その交換のためのプログラム容量を削減できて処理速度が高速になり、しかも前記交換を制御手段によって行うことで、データの種類による最適制御が可能になる。

【0035】またメモリカードへ出力するアドレスデータを格納するレジスタを備え、メモリカードへ出力するアドレスを、データをリード、ライトするごとにインクリメントする必要をなくすことで、制御手段のプログラム容量(ROM)が少なくなり、かつ処理速度が高速になる。しかもアドレス・インクリメントは必要ない場合もあり、これらの場合には制御手段から機能選択可能であ

るので、不都合は発生しない。

【0036】またメモリカードへ出力する複数電源を制御するレジスタを備え、メモリカードの種類と、メモリカード制御モードにより前記レジスタ内容を制御手段から設定することで、メモリカードの種類と制御モードに最適な電源電圧制御を、メモリカードに記録されているデバイス種類に従って行える。

【0037】

【実施例】以下、本発明の実施例を図面に基づいて説明する。

【0038】図1は本発明の一実施例の構成を示すブロック図であり、1はマイク、2a、2bは増幅器、3は音声データの符号化/復号化を行う音声データ符号化手段および音声データ復号化手段である音声データ圧縮/伸張回路、4はA/D(アナログ/デジタル)変換回路、5はD/A(デジタル/アナログ)変換回路である。

【0039】6は撮像レンズ7、絞り8、CCD9、カメラコントロール部であるCDS10等からなるカメラ撮像部、11は各種画像処理がなされるデジタル信号処理回路、12は画像データの符号化/復号化を行う画像データ符号化手段および画像データ復号化手段である画像データ圧縮/伸張回路、13はFIFO回路、14はメモリカード15とのインタフェース(I/F)であるメモリカードI/Fである。

【0040】16は前記カメラ撮像部6の機械系の駆動部(ドライバ)、17はカメラ撮像部6の電気系のタイミング信号発生部(SG)、18は照明手段であるストロボ、19は各種モードを設定するための操作部、20は設定されたモードを表示するモード表示部、21は前記各部をコントロールするCPUである。

【0041】22は、ワークエリアとして使用されるSRAMであり、メモリカード15へのアドレスバス・データバス23と共通バス構造である。このため、制御用ICのピン数を少なくでき、実装面積を小さくできるので、カメラが小型でかつ安価に製造可能になる。これらのバス制御信号はメモリカードバス制御信号と独立させており、メモリカード15から読み出したデータは、そのままSRAM22に書き込みができるようにしてある。

【0042】上述した共通アドレスバス・データバスの制御において、片方がリード、もう片方をライトとして制御信号を同時に出力することで1アクセスタイムで転送可能になり、高速にワークメモリとメモリカード間でデータ転送できる。例えば、FAT、ディレクトリ等のファイル管理領域データの転送に最適である。

【0043】図2は図1のメモリカードI/Fの詳細構成を示すブロック図であり、30はDMAコントローラ、31、32は前記FIFO回路13とのインタフェースをとる画像用FIFO・I/Fと音声用FIFO・I/F、33は前記CPU21とのインタフェースをとるCPU・I/F、34は前記SRAM22とのインタフェースをとるSR

AM・I/F、35は前記メモ리카ード15とのインタフェースをとるカードI/Fである。

【0044】前記メモ리카ードI/F14は、FIFO回路13に記録されている符号化された画像データと音声データをDMAコントローラ30によりメモ리카ード15にDMA転送して記録する。再生時はこれと逆方向の画像データ転送を行う。

【0045】DMA転送数はCPU21により設定される。DMAコントローラ30は、DMA転送完了後、転送完了を知らせるための割込信号をCPU21へ出力する。このため、DMA転送中に他のカメラ制御処理をすることが可能になる。

【0046】またDMAコントローラ30は、メモ리카ード15の状態、すなわちメモ리카ード15がカメラ本体に対して装着されているか否かを検知する機能と、メモ리카ード15のビジー状態を検知する機能と、メモ리카ード15の電池の電圧低下を検知する機能を有しており、これらの状態変化時にメモ리카ード挿抜信号、メモ리카ードビジー信号、メモ리카ード電池電圧低下信号を割込信号としてCPU21へ出力する。

【0047】このようにCPU21に割込信号を用いて状態変化を知らせることで、CPU21はポーリング処理の必要がなくなり、他の処理に専念できることになる。また障害発生時の対策処理を敏速に行えるので、メモ리카ード内データ破壊等の不具合発生確率を低下させることができる。

【0048】DMAコントローラ30は、DMA転送モードにおいて、メモ리카ード15からウェイト信号が出力された場合には、DMA転送用の各メモリ制御信号、すなわちリード、ライトパルス幅をウェイト信号期間延ばし、CPU21へは出力せず、処理能力が低いデバイスを搭載したメモ리카ードへのデータ転送が正常に行えるようにし、またDMA転送モードでない場合にはウェイト信号をCPU21へ出力するようにして、CPU21がメモ리카ード15のデータを直接アクセスする場合においても正常にアクセスできるように制御する。

【0049】メモ리카ードI/F14に内蔵された各種メモリおよび外部に接続された各種メモリは、メモ리카ードI/F14内に設置された固定アドレスレジスタからリード、ライト可能であるように構成している。またこれらのレジスタは連続したアドレスに設置してある。

【0050】このようにしてCPU21からみた各種FIFOメモリ、ワークメモリをアクセスするリード・ライト共通レジスタを備えることで、CPU21からこれらのメモリにアクセスする場合、アドレス増減作業がなくなり、プログラム容量が削減できると同時に、高速アクセスが可能となる。またこれらのレジスタを連続したアドレスに設置したのでアドレス・インクリメント命令のみで各メモリ間のデータアクセスが可能となる。

【0051】メモ리카ードI/F14を介して転送される

16ビット(ワード)データは、CPU21からの設定により上位バイト、下位バイトを交換して転送可能な構成である。

【0052】このため、MS-DOSで管理する場合、ファイル管理領域のデータはリトルエンディアンバイト順序で記録され、各ワードのバイト0に最下位バイトがマップされる必要があり、かつCPU21に680XX系のCPUを用いた場合、データはビッグエンディアンバイト順に処理されるので、上位バイト、下位バイトの交換処理が必要であるが、これがなくなるのでプログラム容量を削減でき、かつ処理速度を高速にできる。またこの機能はCPU21から選択できる手段を備えているので、JPEGヘッダ等のビッグエンディアンバイト順に処理するデータの場合は、この機能を解除することができ、データの種類による最適制御が可能となる。

【0053】さらにメモ리카ードI/F14は、メモ리카ード15へ出力するアドレスデータを格納するレジスタを備えており、このレジスタ内容を転送データ数インクリメントすることが可能のように構成している。またこの機能は、CPU21からの制御により選択可能である。

【0054】このように、前記レジスタ内容を転送データ数インクリメントする手段とインクリメントしない手段と前記2手段をCPU21から選択できる手段を備えたことで、メモ리카ード15へ出力するアドレスを、データをリード・ライトするごとにインクリメントする必要がなくなり、CPU21のプログラム容量(ROM)を少なくでき、かつ処理速度を高速にできる。またフラッシュメモリコントロールの場合はアドレス・インクリメントが必要ない場合もあり、これらの場合にもCPU21から機能選択可能であるので、不都合を発生しないようにできる。

【0055】図3はメモ리카ードの電源制御の説明図であり、メモ리카ードI/F14はメモ리카ード15の電源出力を制御するレジスタを備えており、CPU21がこのレジスタにアクセスすることにより、メモ리카ード15の電源電圧出力が可能であるようになっている。この出力データは、電源制御回路(電源電圧出力スイッチ回路)40へ送られ、メモ리카ード15に設定された電圧が出力される。

【0056】このように構成したことで、メモ리카ード15へ出力する複数電源を制御するレジスタを具備し、メモ리카ードの種類と、メモ리카ードの制御モードにより前記レジスタ内容をCPU21から設定できるので、メモ리카ード15の種類と制御モードに最適な電源電圧制御を、メモ리카ード15に記録されているデバイス種類に従い行うことができる。

【0057】図4はメモ리카ードI/F14を介して画像・音声データをDMA転送するタイミングチャートを示している。撮影時、符号化された画像データは垂直ブランキング期間以外のタイミングでメモ리카ード15へ転送

される。符号化された音声データは垂直ブランキング期間にメモ리카ード15に転送される。

【0058】再生時、符号化された画像データは垂直ブランキング期間以外のタイミングでメモ리카ード15からFIFO回路13へ転送される。符号化された音声データは垂直ブランキング期間にメモ리카ード15からFIFO回路13へ転送される。このようにすることで、フィールドごとのファイル管理が容易になる。

【0059】FIFO回路13の画像領域を、1フィールド期間または1フレーム期間の符号化画像データの整数倍の容量とすることで、1フィールドまたは1フレームごとにファイルにする場合に処理が容易になり、書込速度の遅いメモ리카ードにおいても連続画像記録ができる。また必要以上に大きくすることもなくカメラを小さく、かつ安くすることが可能になる。

【0060】またFIFO回路13の音声領域を、1フィールド期間または1フレーム期間の符号化音声データに対応する容量とすることで、FIFO容量は最適化され、前記と同様にカメラを小さく、かつ安くすることが可能になる。

【0061】

【発明の効果】以上説明したように、本発明の電子スチルカメラは、請求項1、5記載の発明によれば、メモ리카ードに対してソフトウェア的に画像データ、音声データの記録、再生を行うものに比べて、FIFOメモリとDMA転送する手段でメモ리카ードに対して画像データ、音声データの記録、再生を行うことで、データ転送時間が短縮され、リアルタイムの動画像、音声の記録、再生が可能になる。

【0062】請求項2、6記載の発明によれば、FIFOメモリ内のデータのDMA転送を垂直ブランキング期間以外に行い、また垂直ブランキング期間に音声データのDMA転送を行うことで、画像と音声のデータ転送の同期が容易で、しかもフィールドごとのファイル管理が容易になる。

【0063】請求項3記載の発明によれば、画像用FIFOメモリに、1フィールド期間または1フレーム期間の画像符号化データの整数倍の容量を持たせることで、1フィールドまたは1フレームごとにファイルにする場合の処理が容易になり、書込速度の遅いメモ리카ードでも連続画像記録が可能になり、しかもFIFOメモリ容量を必要以上に大きくすることもなく、小型化、コストダウンが図れる。

【0064】請求項4、8記載の発明によれば、画像あるいは音声に係る所定データ数のDMA転送の完了を、カメラの各手段を制御する制御手段へ割込信号を用いて知らせることで、DMA転送中に他のカメラ制御処理が可能になり、性能を向上できる。

【0065】請求項7記載の発明によれば、音声用FIFOメモリに、1フィールド期間または1フレーム期間

の音声符号化データに対応する容量を持たせることで、FIFOメモリ容量が適正な値となり、容量を必要以上に大きくすることもなく、小型化、コストダウンが図れる。

【0066】請求項9記載の発明によれば、ワークエリアとして使用するメモリのアドレスバス、データバスを、メモ리카ードI/Fのアドレスバス、データバスと共通にしているので制御ICのピン数を少なくでき、実装面積も小さくできるため、小型化、コストダウンが図れる。

【0067】請求項10記載の発明によれば、共通アドレスバス、データバスの制御において、一方をリード、他方をライトとして制御信号を同時に出力するので、1アクセスタイムで転送可能になり、高速にワークメモリとメモ리카ード間でのデータ転送ができ、ファイル管理領域データの転送に最適である。

【0068】請求項11記載の発明によれば、メモ리카ードの挿抜検出信号、メモ리카ードのビジー信号、メモ리카ードの電池の電圧低下信号検出時、制御手段へ割込信号を用いて知らせるので、制御手段はポーリング処理の必要がなくなり他の処理に専念できる。また障害発生時の対策処理を敏速に行えるので、メモ리카ード内データ破壊等の不具合発生の確率が低下する。

【0069】請求項12記載の発明によれば、DMA転送モードの場合、メモ리카ードからウェイト信号が出力されたときには、DMA転送用の各メモリ制御信号を、ウェイト信号が出力されている期間、パルス幅を延長するので遅いデバイスを搭載したメモ리카ードへのデータ転送を正常に行え、またDMA転送モードでない場合、制御手段へウェイト信号として出力するので、制御手段がメモ리카ードのデータを直接アクセスする場合においても、正常にアクセスできる。

【0070】請求項13記載の発明によれば、制御手段からみた各種FIFOメモリ、ワークメモリをアクセスするリード・ライト共通レジスタを備えることで、制御手段からこれらのメモリにアクセスする場合、アドレス増減作業がなくなり、プログラム容量が削減できると同時に、高速アクセスが可能となる。しかも、これらのレジスタを連続したアドレスに設置することで、アドレス・インクリメント命令のみで各メモリ間のデータアクセスが可能となる。

【0071】請求項14記載の発明によれば、メモ리카ードとカメラ制御部との間でデータ転送する場合に、16ビットデータの上位バイトと下位バイトとを交換して転送する手段を備えることで、その交換のためのプログラム容量を削減できて処理速度の高速化が図れ、しかも前記交換を制御手段によって行うようにするので、データの種類による最適制御が可能になる。

【0072】請求項15記載の発明によれば、メモ리카ードへ出力するアドレスデータを格納するレジスタを備

10

20

30

40

50

13

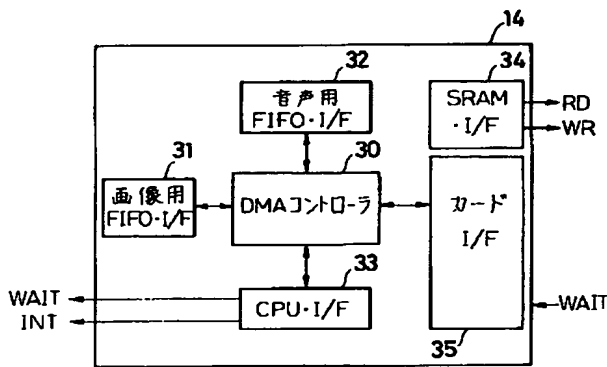
え、メモリカードへ出力するアドレスを、データをリード、ライトするごとにインクリメントする必要をなくすことで、制御手段のプログラム容量(ROM)を少なくでき、かつ処理速度が高速にできる。しかもアドレス・インクリメントは必要ない場合もあり、これらの場合には制御手段から機能選択可能であるので、不都合を発生しないようにできる。

【0073】請求項16記載の発明によれば、メモリカードへ出力する複数電源を制御するレジスタを備え、メモリカードの種類と、メモリカード制御モードにより前記レジスタ内容を制御手段から設定できるので、メモリカードの種類と制御モードに最適な電源電圧制御をメモリカードに記録されているデバイス種類に従い行うことが可能になる。

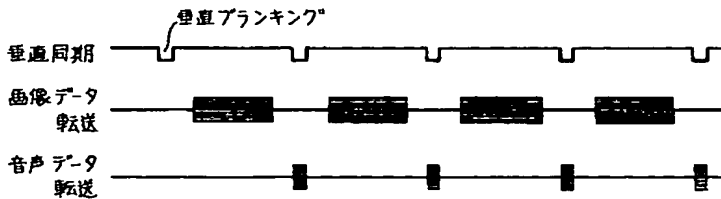
【図面の簡単な説明】

【図1】本発明の電子スチルカメラの一実施例の構成を*

【図2】



【図4】



14

* 示すブロック図である。

【図2】メモリカードI/Fの詳細構成を示すブロック図である。

【図3】メモリカードの電源制御の説明図である。

【図4】メモリカードI/Fを介して画像・音声データをDMA転送するタイミングチャートである。

【符号の説明】

1…マイク、 3…音声データ圧縮/伸張回路、 6…カメラ撮像部、 12…画像データ圧縮/伸張回路、 13…FIFO回路、 14…メモリカードI/F、 15…メモリカード、 19…操作部、 20…モード表示部、 21…CPU、 22…SRAM、 23…アドレスバス・データバス、 30…DMAコントローラ、 31…画像用FIFO・I/F、 32…音声用FIFO・I/F、 33…CPU・I/F、 34…SRAM・I/F、 35…カードI/F、 40…電源制御回路。

【図3】

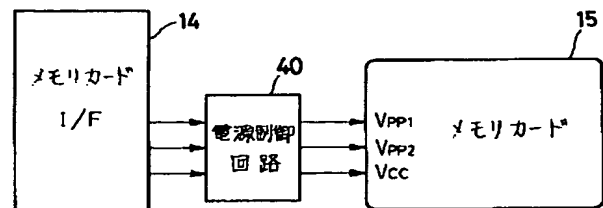


Fig. 1 is a block diagram of a video camera system. The system includes a camera lens (7) connected to a CCD (9) and a CDS (10). The CCD (9) is connected to a CDS (10), which is connected to an S/G (17). The S/G (17) is connected to a CPU (18). The CPU (18) is connected to a motor (16) and a strobe (18). The CPU (18) also controls a mode display (20) and an operation unit (19). The CPU (18) is connected to a memory card I/F (14) and a memory card (15). The CPU (18) is also connected to SRAM (22). The CPU (18) is connected to a digital signal processor (11) and a video data compression/expansion circuit (12). The digital signal processor (11) is connected to an A/D converter (4). The video data compression/expansion circuit (12) is connected to a FIFO (13). The FIFO (13) is connected to a memory card I/F (14). The memory card I/F (14) is connected to a memory card (15). The memory card (15) is connected to SRAM (22). The CPU (18) is connected to a D/A converter (5). The D/A converter (5) is connected to an audio output (2b). The CPU (18) is also connected to a video output (13).

技術表示箇所